

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 11 月 24 日
Application Date

申請案號：092132948
Application No.

申請人：財團法人工業技術研究院
Applicant(s)

局長

Director General

蔡 緣 坐

發文日期：西元 2004 年 3 月 15 日
Issue Date

發文字號：09320247590
Serial No.

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：

※ 申請日期：

※ I P C 分類：

壹、發明名稱：(中文/英文)

具緩衝層的接合結構及其接合方法/

BONDING STRUCTURE WITH BUFFER LAYER AND METHOD OF FORMING
THE SAME

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

財團法人工業技術研究院/

INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE

代表人：(中文/英文)

翁政義 WENG, CHENG-I

住居所或營業所地址：(中文/英文)

新竹縣竹東鎮中興路四段 195 號/

No. 195, SEC. 4, CHUNG HSING RD., CHUTUNG HSINCHU, TAIWAN, R.O.C.

國籍：(中文/英文)

中華民國/ R.O.C.

參、發明人：(共 5 人)

姓名：(中文/英文)

1. 陸蘇財/LU, SU-TSAI
2. 張恕銘/CHANG, SHU-MING
3. 張世明/CHANG, SHYH-MING
4. 林耀生/LIN, YAO-SHENG
5. 黃元璋/HUANG, YUAN-CHANG

住居所地址：(中文/英文)

1. 苗栗縣銅鑼鄉福興村平陽路 42 巷 15-4 號/
No. 15-4, Lane 42, Pingyang Rd., Fu-Hsing Village, Tongluo Country,
Miaoli Hsien, Taiwan, R.O.C.
2. 台北縣土城市大安里 11 鄰承天路 107 巷 14 號 3 樓/
3F, No. 14, Lane 107, Chengtian Rd., 11 Lin, Tucheng City,
Taipei Hsien, Taiwan, R.O.C.
3. 新竹市綠水路 63 號 4 樓之 2/
4F-2, No. 63, Lyushuei Rd., Hsinchu, Taiwan, R.O.C.
4. 嘉義市西區永吉一街 1 號/
No. 1, Yongji 1st St., West District Chiayi, Taiwan, R.O.C.
5. 台北縣板橋市篤行路三段 38 號 3 樓
3F, No.38, Sec. 3, Dusing Rd., Banciao City, Taipei Hsien,
Taiwan, R.O.C.

國 籍：(中文/英文)

1. 中華民國/ R.O.C.
2. 中華民國/ R.O.C.
3. 中華民國/ R.O.C.
4. 中華民國/ R.O.C.
5. 中華民國/ R.O.C.

肆、聲明事項：

本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間，其日期為： 年 月 日。

◎本案申請前已向下列國家（地區）申請專利 主張國際優先權：
【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

- 1.
- 2.
- 3.
- 4.
- 5.

主張國內優先權（專利法第二十五條之一）：

【格式請依：申請日；申請案號數 順序註記】

- 1.
- 2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

伍、中文發明摘要：

一種具有緩衝層之接合結構及其接合方法。接合結構包含一備有複數個金屬墊的第一基板、一披覆在第一基板之一表面的上方的保護層、一位於金屬墊上方的第一黏著金屬層、一塗佈在保護層和金屬墊的上方的緩衝層、一覆蓋在緩衝層上方的第一金屬層、和一表面上方備有獨立分佈之複數個電極和一接合層的第二基板。將第一金屬層、複數個電極和接合層接合，以完成此接合結構。接合方式可以是直接接合，以配合表面活化處理、或是配合熱壓、或是直接以熱壓來完成直接接合。接合步驟少，增加製程可靠度，降低接合溫度，且提高接合密度，達到細間距的接合，以及降低金屬間化合物的產生，提高接點的品質。

陸、英文發明摘要：

A bonding structure with a buffer layer, and a method of forming the same are provided. The bonding structure comprises a first substrate with metal pads thereon, a protection layer covered on the surface of the substrate, a first adhesive metal layer formed on the metal pads, a buffer layer coated on the protection layer and the metal pads, a first metal layer covered on the buffer layer, and a second substrate with electrodes and a bonding layer thereon. The first metal layer, the electrodes and the bonding layer are bonded to form the bonding structure. Direct bonding can be performed through surface activation or

heat pressure. The method uses fewer steps and is more reliable. The temperature required for bonding the structure is lower. The bond density between the contacted surfaces is increased, to a fine pitch. The quality at the bonding points is increased because fewer contaminations between the contacted surfaces are generated.

柒、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件代表符號簡單說明：

101 第一基板

103a 和 103b 金屬墊

105 保護層

107、107a 和 107b 緩衝層

109 第一金屬層

110 第一黏著金屬層

111 第二基板

113a 和 113b 電極

115 接合層

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

玖、發明說明：

【發明所屬之技術領域】

本發明係關於半導體材料、金屬界面與基板的接合結構與接合方法，特別是一種具有緩衝層(buffer layer)之一體成型的接合結構及其接合方法。可應用在如積體電路(integrated circuit, IC)或晶片(chip)與基板的接合。

【先前技術】

傳統之半導體材料、金屬界面與基板的接合技術有多種。例如非等向性的導電薄膜(anisotropic conductive film, ACF)的接合技術，此種接合技術係將一層含有導電粒子之非等向性的導電薄膜置於晶片與欲接合的元件之間，並利用加壓與加熱程序使薄膜融溶，將晶片與元件接合在一起。並利用金屬接合墊、金屬凸塊與導電粒子來形成導電通道。此種接合技術的缺點為：當金屬接合墊與金屬凸塊的間距非常小時，因為加熱與加壓的關係會導致導電粒子產生流動的現象，而使得相鄰的兩個導電點會發生短路的現象，無法符合微小化的需求，並且其接合密度只能達到 $50\mu\text{m}$ 間距。

另一種為傳統之使用非導電薄膜(non-conductive film, NCF)的接合技術。其與ACF的接合技術相異之處在於膠材中不含任何導電粒子，而此種使用非導電薄膜的接合結構，完全是利用加壓與加熱程序使非導電薄膜融溶，

利用此薄膜固化完全後所產生的收縮應力，將晶片與元件接合在一起。此接合技術的接合密度雖高，但晶片與元件的接合完全是依靠機械力量維持，也就是薄膜所產生的應力需維持接點導通的品質，一旦薄膜所承受的應力過大時，又會使得薄膜和 IC 和基材的其它接觸面上產生脫層(lamination)的現象，導致接合後的電阻升高。

另一種金-金(Au-Au)擴散接合(diffusion bonding)技術則因接合溫度太高，且兩金屬表面會形成金屬氧化物，其共價鍵會跾限住金屬的自由電子，因此界面間難以形成金屬鍵，且導電現象來自於電子的穿隧效應，產生較高的接點阻抗，因此也不適用於細間距(fine pitch)的應用。

美國專利 5,407,506 與 5,427,638 的文獻裡分別揭露了表面活化接合方法。此美國專利所揭露的表面活化接合方法主要是在所產生的光滑表面(polished surface)和潔淨表面(cleaned surface)以氧離子(oxygen ion)和氟離子(fluorine ion)或是其混合物(mixture)來轟擊(bombard)，以活化這些表面，然後將這些活化表面的塵埃粒(particle)移除，並使這些活化表面在室溫下接觸，以完成活化接合。

【發明內容】

為克服傳統接合技術接合時所需之高溫的缺點，以及提高接合密度和高接點的品質。本發明主要目的為提供一

種具緩衝層的接合結構及其接合方法。本發明之接合技術主要是結合金屬-金屬擴散接合原理與表面直接接合，利用一緩衝層，創造新的接合結構並使其接合方法的步驟減少，增加製程可靠度。

本發明的接合結構主要包含一備有複數個金屬墊(metal pad)的一第一基板、一保護層(protection layer)、一第一黏著金屬層(UBM)、一緩衝層(buffer layer)、一第一金屬層(first metal layer)、和一第二基板，其中保護層披覆在該第一基板之一表面的上方，第一黏著金屬層位於金屬墊的上方，緩衝層塗佈在保護層和複數個金屬墊的上方，且第一金屬層覆蓋在緩衝層的上方。而第二基板之一表面上方備有獨立分佈的複數個電極和一接合層。將第一金屬層、該複數個電極和該接合層接合，以完成此接合結構。

在本發明之接合結構中有兩種較佳實施例。第一種較佳實施例中，塗佈於金屬墊上方的緩衝層與保護層上方的緩衝層係獨立分佈。而第二種較佳實施例中，塗佈於金屬墊上方的緩衝層與保護層層上方的緩衝層相連結。兩種較佳實施例中，第一黏著金屬層和第一金屬層之間的電性連結也可以使用幾種不同的結構和變化來實施。

利用此接合結構，本發明之接合方法較傳統之表面活化接合方法的步驟減少，其主要包含兩個步驟。首先，形

成該具有緩衝層的接合結構。然後，將此接合結構的第一金屬層的表面、第二基板之接合層和複數個電極的表面直接接合(direct bonding)。此接合方法因為步驟減少，因此增加製程可靠性。接合結構完成後，可以再填上充填底膠(underfill)，可進一步增加接合結構的可靠性。

此直接接合的方式可以是配合表面活化處理、或是配合熱壓、或是直接以熱壓來完成直接接合。

本發明之接合結構和方法可降低接合溫度，解決接合時所需之高溫的缺點，並且提高接合密度，達到細間距的接合，以及降低金屬間化合物的產生，因而提高接點的品質。此接合結構和方法可應用在如積體電路或晶片與基板的接合。

茲配合下列實施例之詳細說明及專利申請範圍，將上述及本創作之其他目的與優點詳述於後。

【實施方式】

圖 1 為本發明之具有緩衝層之接合前的一種剖面結構的示意圖。此實施例中，上圖之第一基板(substrate)101 的一表面上備有數個金屬墊 103a 和 103b，保護層 105 披覆在第一基板 101 之該表面的上方，第一黏著金屬層 110 在金屬墊 103a 和 103b 的上方，緩衝層 107、107a 和 107b 分

別塗佈在保護層 105、金屬墊 103a 和 103b 的上方，且第一金屬層 109 覆蓋在緩衝層 107、107a 和 107b 的上方。

金屬墊 103a 和 103b 是作為第一基板 101 的導電通路之用，可為鋁墊(Al pad)或銅(Cu)墊。保護層 105 是第一基板 101 上積體電路的保護層。第一基板可以是一矽(Si)基板。緩衝層是以高分子為材質。第一金屬層是以金、或銅或鋁之其中一種為材質。值得注意的是此實施例中，塗佈於金屬墊上方的緩衝層與保護層上方的緩衝層係獨立分佈。

下圖是與上圖接合之元件的一個結構示意圖。如下圖所示，此元件包括一第二基板 111、第二基板 111 上方複數個電極 113a 和 113b，以及一接合層(bonding layer)115，接合層 115 與複數個電極係獨立分佈於第二基板 111 的上方。

第二基板 111 上方複數個電極 113a 和 113b 分別與第一基板 101 表面上的金屬墊 103a 和 103b 對位，第二基板 111 一般是玻璃基板、或是高分子(polyimid)材質的基板或是矽基板、或是陶瓷(ceramic)基板之其中一種。

圖 2 為圖 1 之結構的一個上視圖。而圖 1 是此圖 2 的一個 A-C 剖面圖(cross-section view)。

在圖 1 裡，上下圖結構的接合是將第一金屬層 109、複數個電極 113a 和 113b，以及接合層 115 直接接合，以完成此接合結構。圖 3a 和圖 3b 分別為接合後之無充填底膠 (no under-fill)和填上充填底膠(under-fill)的示意圖。圖 3b 中標號 301 為充填底膠的區域。

圖 4 為本發明之具有緩衝層之接合前的另一種剖面結構的示意圖。此實施例與圖 1 之接合結構的不同處是，圖 4 之上圖中塗佈於金屬墊上方的緩衝層與保護層上方的緩衝層係連成一體的，如圖 4 所示之標號 401。

圖 5 為圖 4 的一個上視圖。而圖 4 是此上視圖的一個 A-C 剖面圖。

將圖 4 之上下圖的結構接合。圖 6a 和圖 6b 分別為分別為接合後之無充填底膠和填上充填底膠的示意圖。圖 6b 中標號 601 為充填底膠的區域。

接合結構完成後，可再填上充填底膠，可進一步增加接合結構的可靠性。

在圖 1 和圖 4 之上圖結構中，第一黏著金屬層和第一金屬層之間的電性連結也可以使用幾種不同的結構來實施。圖 7a~圖 7c 是以圖 2 的 A-B 剖面示意圖，來分別說明

圖 1 之上圖結構中，第一黏著金屬層和第一金屬層之間電性連結的三種不同的結構。

參考圖 7a，在第一黏著金屬層 110 且在金屬墊 103b 上方的緩衝層是分隔開的，如標號 707a 和 707b 所示，金屬層 709a 是直接覆蓋在分隔開的緩衝層 707a 和 707b 的上方，和緩衝層 707a 和 707b 之間的第一黏著金屬層 110 的上方。參考圖 7b，金屬層 709b 是直接覆蓋在緩衝層 707 的上方和四周，並與第一黏著金屬層 110 接觸，兩者之間的觸面積的大小依設計而定。參考圖 7c，先電鍍 (electroplating) 一種金屬 (electroplating metal)，並將緩衝層 705 中空的通道填滿，如標號 708 所示，金屬層 709c 再濺鍍 (sputter) 在電鍍金屬 708 的上方，和緩衝層 705 的上方，使金屬層 709c 和電鍍金屬 708 及第一黏著金屬層 110 形成電性導通。電鍍金屬 708 和金屬層 709c 可以是兩種不同的金屬，或是同種金屬。

圖 7a~圖 7c 之電性連結的結構也可再作變化，就是在金屬層與緩衝層之間再加入一黏著層 (adhesion layer)。圖 8a~圖 8c 是對應圖 7a~圖 7c 之電性連結的結構所作的變化，標號 806a~806c 分別為相對應之加入的黏著層。

同樣地，圖 4 之上圖結構的第一黏著金屬層和第一金屬層之間的電性連結也可以使用上述圖 7a~圖 7c 之三種不

同的結構來實施，也可進一步地設計像圖 8a~圖 8c 之同樣的變化。圖 9a~圖 9c 是以圖 5 的 A-B 剖面示意圖，來分別說明圖 4 之上圖結構中，第一黏著金屬層 110 和第一金屬層之間電性連結的三種不同的結構，此處不再重覆說明。圖 10a~圖 10c 是對應圖 9a~圖 9c 之電性連結的結構所作的變化，也不再重覆說明。

根據本發明，在圖 1 和圖 4 之下圖結構中，第二基板 111 上方之複數個電極 113a 和 113b 和接合層 115 的上方可再披覆一第二金屬層。圖 11a 和圖 11b 分別為其兩種實施例。圖 11a 中，第二金屬層 1101 是披覆在接合層 115 的上方。圖 11b 中，複數個電極 113a 和 113b 和接合層 115 的上方披覆了第二金屬層 1103。

接合前的結構中，當第一基板和第二基板之最外層皆為金屬層時，由於兩金屬層表面會形成金屬氧化物，其共價鍵會跾限住金屬的自由電子，因此兩接合界面之間難以形成金屬鍵，且導電現象來自於隧穿效應，產生較高的接點阻抗。有鑑於此，本發明之直接接合的方式可以是配合表面活化處理，先將兩金屬層表面的雜質和氧化物(oxide contaminants)去除，亦即去除表面的共價鍵，並且採用補償接合表面平整性(flatness)的方式來控制界面距離與能量分佈的情形，即可形成兩界面之間的金屬鍵，並完成接合。

利用本發明的接合結構，上述之接合方法較傳統之表面活化接合方法的步驟減少，因此增加製程可靠度。圖 12 說明本發明之接合方法的步驟流程。如方塊 1201 所示，首先形成本發明之具有緩衝層的接合結構，包括提供表面上備有複數個金屬墊的第一基板、一保護層的披覆、一第一黏著金屬層的披覆、一緩衝層的塗佈、一第一金屬層的覆蓋、提供表面上備有複數個電極的第一第二基板、和一接合層的獨立分佈於該第二基板的上方。然後將此接合結構的第一金屬層的表面、第二基板上方之接合層和複數個電極的表面接合，如方塊 1203 所示。

如前所述，接合的方式可以是直接接合或是可再填上充填底膠來增加接合結構的可靠性。而直接接合的方式可以是配合表面活化處理、或是配合表面活化處理加上熱壓、或是直接以熱壓來完成直接接合。而配合表面活化處理的方式可以是以電漿之物理性轟擊、或是以紫外線照射、或是以化學清洗，將第一金屬層、接合層和複數個電極之表面上的塵埃粒子和氧化層去除。完美的活化接合製程，鍵結形成後，接合界面會消失，因此具有極佳之電氣特性。

因此，本發明之接合方法主要是利用本發明之創新的接合結構，利用一緩衝層，並結合金屬-金屬擴散接合原理與表面直接接合，使其接合方法的步驟減少，增加製程可

靠度。當配合完美的表面活化製程時，鍵結形成後，接合界面會消失，而具有極佳的電氣特性。

圖 13 是具有緩衝層和未具緩衝層之直接接合之實驗數據的曲線圖，橫座標代表接合溫度(單位為°C)，縱座標代表接合強度(shear strength，單位為 Kg)。具有緩衝層的結構 2 的兩條曲線圖分別是表面活化處理完後，直接施以熱壓(40kgf-13.3Mpa)和未施以表面活化處理，直接以熱壓來完成接合的曲線圖。而未具緩衝層的結構 1 的兩條曲線圖分別是表面活化處理完後，直接施以熱壓(40kgf-13.3Mpa)和未施以表面活化處理，直接以熱壓來完成接合的曲線圖。

從未施以表面活化處理的兩條曲線來分析，當接合溫度大於 200°C 後，接合強度隨著接合溫度的增高而變強，而具有緩衝層的結構 2 的接合強度又比未具緩衝層的結構 1 來的強。而當接合溫度在 150°C 以下時，從施以表面活化處理的兩條曲線來分析，接合強度隨著接合溫度的增高而變強，而具有緩衝層的結構 2 的接合強度又比未具緩衝層的結構 1 來的強。因此，本發明之具有緩衝層的接合結構在低溫下仍有較強的接合強度，並且可配合表面活化處理、或是直接以熱壓完成活化表面的直接接合。

惟，以上所述者，僅為本創作之較佳實施例而已，當不能以此限定本創作實施之範圍。即大凡依本創作申請專

利範圍所作之均等變化與修飾，皆應仍屬本創作專利涵蓋之範圍內。

【圖式簡單說明】

圖 1 為本發明之具有緩衝層之接合前的一個剖面結構的較佳實施例。

圖 2 為圖 1 裡上圖之矽晶片的一個上視圖。

圖 3a 和圖 3b 分別為將圖 1 之上下圖接合後，無充填底膠和填上充填底膠的示意圖。

圖 4 為本發明之具有緩衝層之接合前的另一種剖面結構的較佳實施例。

圖 5 為圖 4 的一個上視圖。

圖 6a 和圖 6b 分別將圖 3 之上下圖接合後，無充填底膠和填上充填底膠的示意圖。

圖 7a~圖 7c 是以圖 2 的 A-B 剖面示意圖，來分別說明圖 1 之上圖結構中，第一黏著金屬層和第一金屬層之間電性連結的三種不同的結構。

圖 8a~圖 8c 是對應圖 7a~圖 7c 之電性連結的結構所作的變化，分別加入相對應的黏著層。

圖 9a~圖 9c 是以圖 5 的 A-B 剖面示意圖，來分別說明圖 4 之上圖結構中，第一黏著金屬層和第一金屬層之間電性連結的三種不同的結構。

圖 10a~圖 10c 是對應圖 9a~圖 9c 之電性連結的結構所作的變化，分別加入相對應的黏著層。

圖 11a 和圖 11b 分別為第二基板上方之複數個電極和接合層上方再披覆一第二金屬層的兩種實施例。

圖 12 說明本發明之接合方法的步驟流程。

圖 13 是具有緩衝層和未具緩衝層之直接接合之實驗數據的曲線圖，橫座標代表接合溫度，縱座標代表接合強度。

圖號說明：

101 第一基板

103a 和 103b 金屬墊

105 保護層

107、107a 和 107b 緩衝層

109 第一金屬層

110 第一黏著金屬層

111 第二基板

113a 和 113b 電極

115 接合層

301 充填底膠的區域

401 緩衝層

601 充填底膠的區域

705、707a 和 707b 緩衝層

708 電鍍金屬

709a、709b 和 709c 金屬層

806a~806c 黏著層

1201 形成具有緩衝層的接合結構

1203 將第一金屬層的表面、第二基板上方之接合層和複數個電極的

表面接合

拾、申請專利範圍：

1. 一種具有緩衝層之接合結構，包含有：
 - 一第一基板；
複數個金屬墊，位於該第一基板之一表面上；
 - 一保護層，披覆在該第一基板之該表面的上方；
 - 一第一黏著金屬層，在該複數個金屬墊的上方；
 - 一緩衝層，塗佈在該保護層和該複數個金屬墊的上方；
 - 一第一金屬層，覆蓋在該緩衝層的上方；
 - 一第二基板，其一表面上方備有複數個電極；以及
 - 一接合層，該接合層與該複數個電極係獨立分佈於該第二基板的上方；
其中，將該第一金屬層、該複數個電極和該接合層接合，以完成該接合結構。
2. 如申請專利範圍第 1 項所述之接合結構，其中該接合係直接接合。
3. 如申請專利範圍第 1 項所述之接合結構，其中該第二基板上方的該複數個電極分別與第一基板之表面上的該複數個金屬墊對位。
4. 如申請專利範圍第 1 項所述之接合結構，其中塗佈在該絕緣層上方的緩衝層和該複數個金屬墊上方的緩衝層係獨立分佈。
5. 如申請專利範圍第 1 項所述之接合結構，其中塗佈在該絕緣層上方的緩衝層和該複數個金屬墊上方的緩衝層係相連接的。

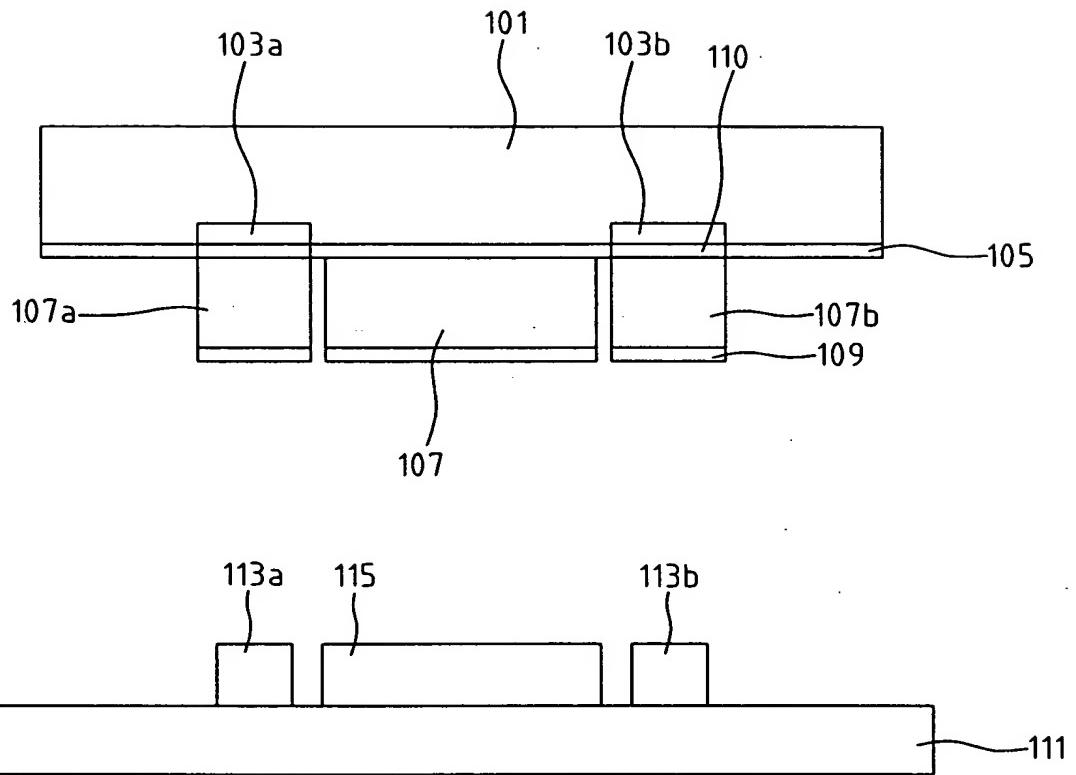
6. 如申請專利範圍第 1 項所述之接合結構，其中該第一基板是一矽基板。
7. 如申請專利範圍第 1 項所述之接合結構，其中該第二基板是玻璃基板、或是高分子基板、或是矽基板、或是陶瓷基板之其中一種。
8. 如申請專利範圍第 1 項所述之接合結構，其中該第一金屬層是以金、或銅或鋁之其中一種為材質。
9. 如申請專利範圍第 1 項所述之接合結構，其中該緩衝層是以高分子為材質。
10. 如申請專利範圍第 1 項所述之接合結構，其中該第一基板和第二基板之間更包含充填底膠，以增加該接合結構的可靠性。
11. 如申請專利範圍第 1 項所述之接合結構，其中在該第一黏著金屬層且在該金屬墊上方的緩衝層是分隔開的，該第一金屬層是直接覆蓋在該分隔開的緩衝層的上方和周圍，及該分隔開的緩衝層之間的第一黏著金屬層的上方。
12. 如申請專利範圍第 1 項所述之接合結構，其中該第一金屬層是直接覆蓋在該緩衝層的上方和四周，並與該第一黏著金屬層接觸。
13. 如申請專利範圍第 1 項所述之接合結構，其中該第一黏著金屬層且在該金屬墊上方的緩衝層是分隔開的，在該分隔開的緩衝層的上方，更包含一電鍍金屬，並將分隔開的通道填滿，該第一金屬層是直接覆蓋在該電鍍金屬的上方和該緩衝層的上方與四周，並與該第一黏著金屬層接觸。

14. 如申請專利範圍第 3 項所述之接合結構，其中該第二基板上方之該接合層的上方再披覆一第二金屬層。
15. 如申請專利範圍第 3 項所述之接合結構，其中該第二基板上方之該複數個電極和該接合層的上方再披覆一第二金屬層。
16. 如申請專利範圍第 4 項所述之接合結構，其中該第二基板上方之該接合層的上方再披覆一第二金屬層。
17. 如申請專利範圍第 4 項所述之接合結構，其中該該第二基板上方之該複數個電極和該接合層的上方再披覆一第二金屬層。
18. 如申請專利範圍第 11 項所述之接合結構，其中該在該緩衝層與該第一金屬層之間更包含一黏著層。
19. 如申請專利範圍第 12 項所述之接合結構，其中該在該緩衝層與該第一金屬層之間更包含一黏著層。
20. 如申請專利範圍第 13 項所述之接合結構，其中該在該緩衝層與該第一金屬層之間更包含一黏著層。
21. 一種具有緩衝層之接合結構的接合方法，包含有下列步驟：
(a) 形成該具有緩衝層的接合結構，包括提供表面上備有複數個金屬墊的第一基板、一保護層的披覆、一第一黏著金屬層的披覆、一緩衝層的塗佈、一第一金屬層的覆蓋、提供表面上備有複數個電極的第一第二基板、和一接合層的獨立分佈於該第二基板的上方；以及
(b) 將該接合結構的該第一金屬層的表面、該第二基板之該接合層和該複數個電極的表面接合。

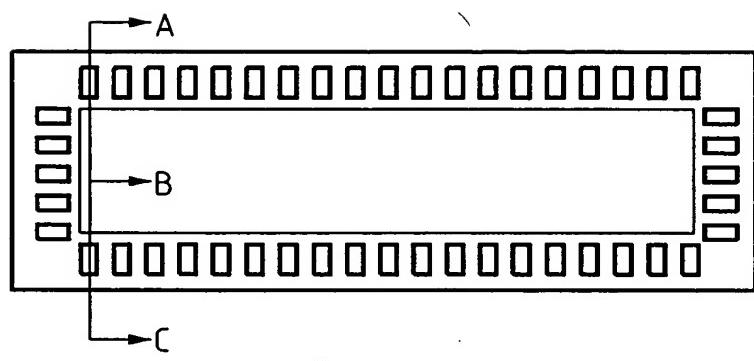
22. 如申請專利範圍第 21 項所述之接合方法，其中該步驟(b)之接合的方式是直接接合。
23. 如申請專利範圍第 22 項所述之接合方法，其中該直接接合是配合表面活化處理來完成。
24. 如申請專利範圍第 22 項所述之接合方法，其中該直接接合是配合表面活化處理加上熱壓來完成。
25. 如申請專利範圍第 22 項所述之接合方法，其中該直接接合是直接以熱壓來完成。
26. 如申請專利範圍第 23 項所述之接合的方法，其中該表面活化處理的方式是以電漿之物理性轟擊，將該第一金屬層、該接合層和該複數個電極之表面上的塵埃粒子和氧化層去除。
27. 如申請專利範圍第 23 項所述之接合方法，其中該表面活化處理的方式是以紫外線照射，將該第一金屬層、該接合層和該複數個電極之表面上的塵埃粒子和氧化層去除。
28. 如申請專利範圍第 23 項所述之接合方法，其中該表面活化處理的方式是以化學清洗，將該第一金屬層、該接合層和該複數個電極之表面上的塵埃粒子和氧化層去除。
29. 如申請專利範圍第 21 項所述之接合方法，其中該步驟(b)更包含將該第一基板和第二基板之間充填底膠，以增加該接合可靠性的步驟。

拾壹、圖式：

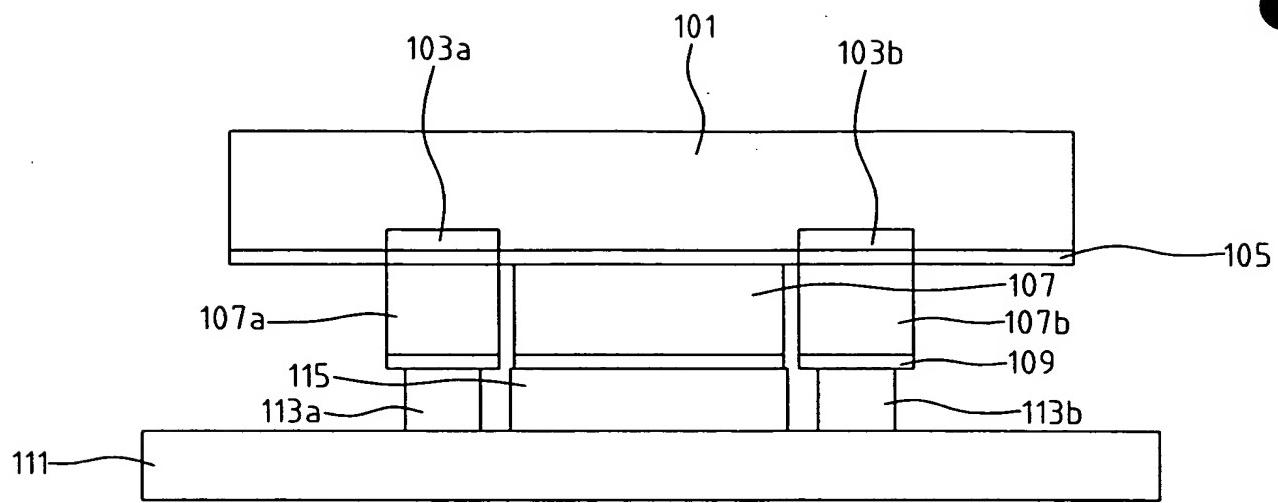
附加圖 1~圖 13，共 13 頁。



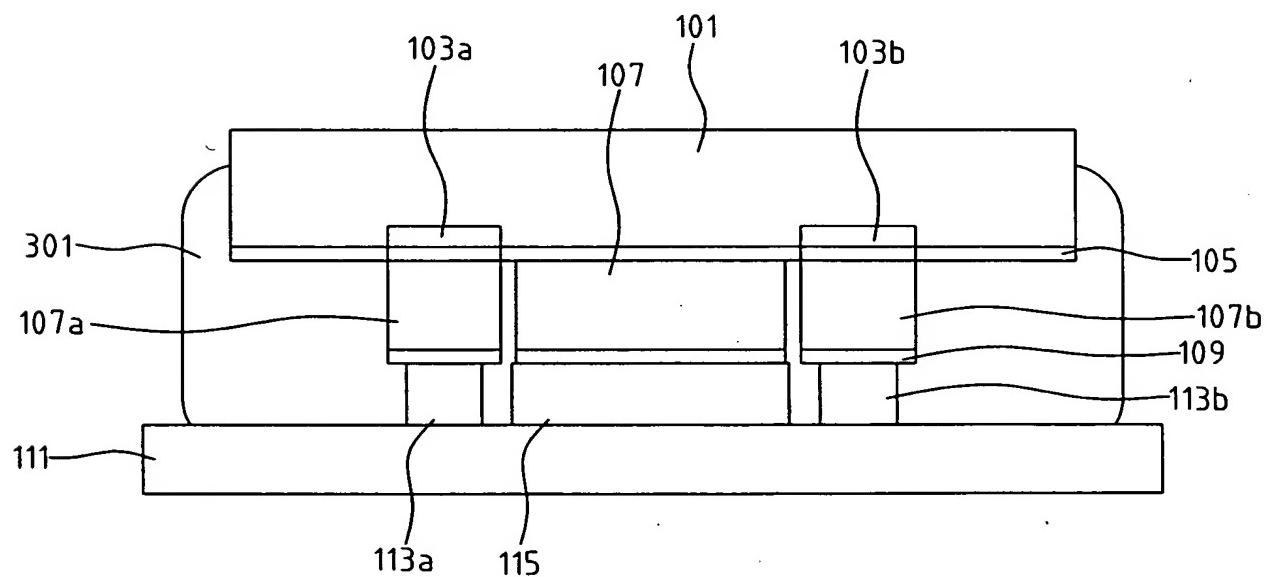
第1圖



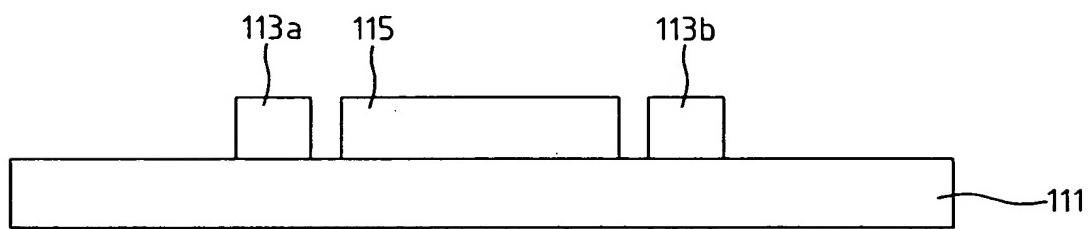
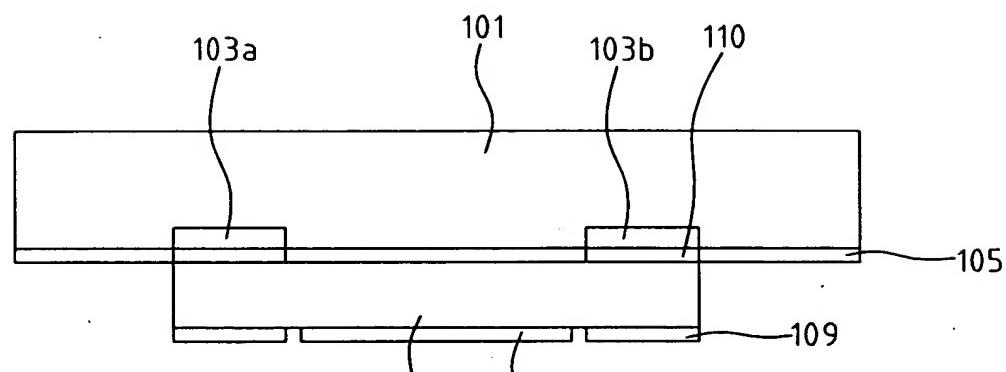
第2圖



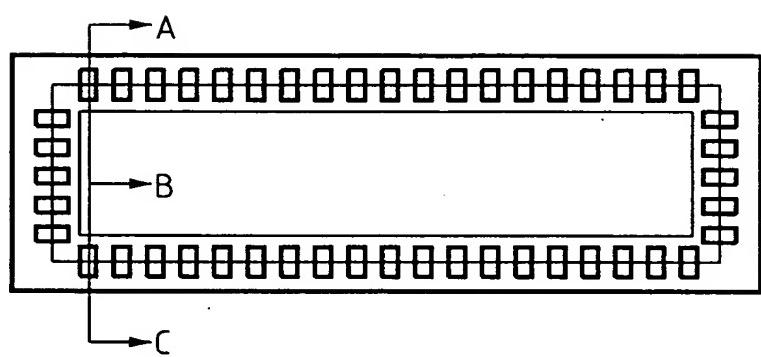
第3a圖



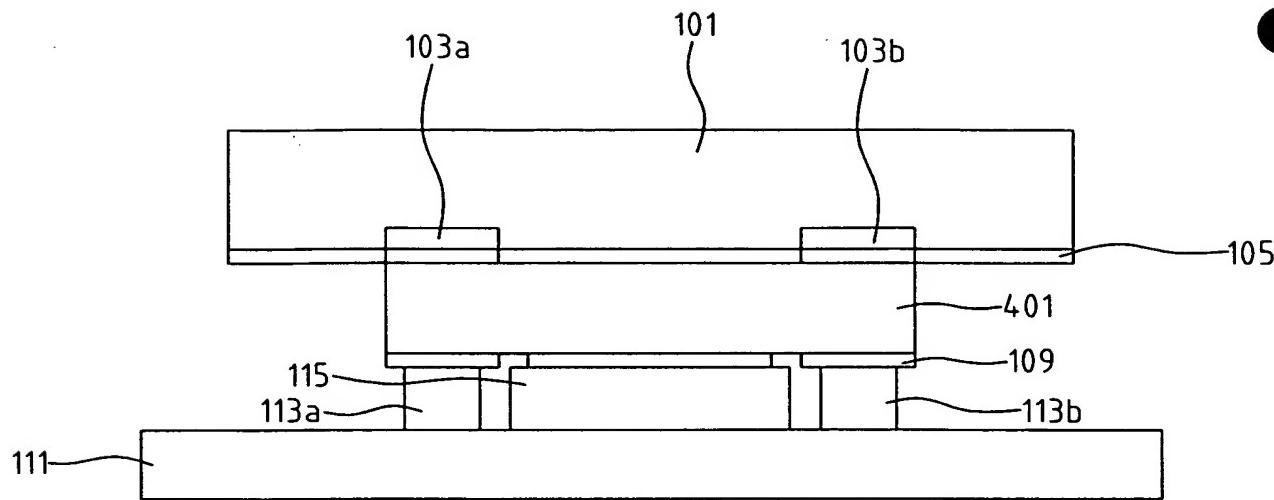
第3b圖



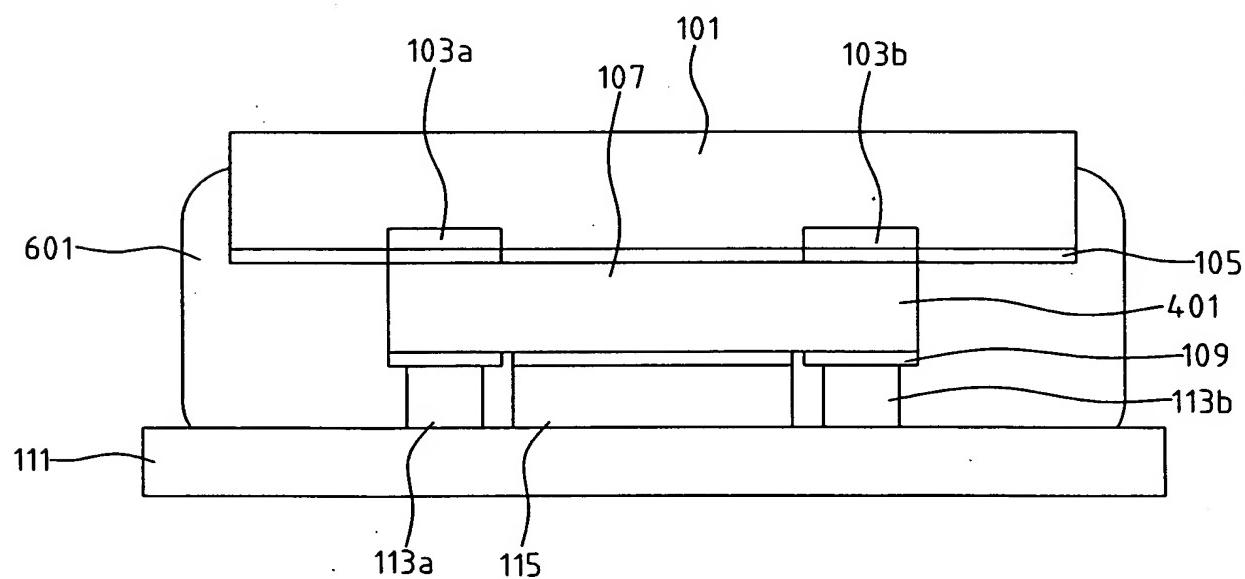
第4圖



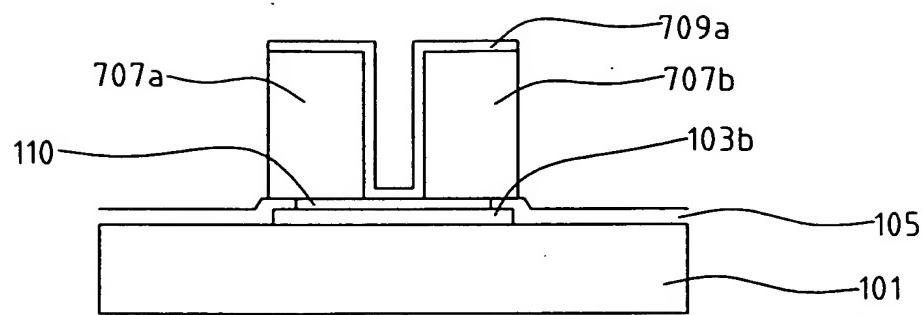
第5圖



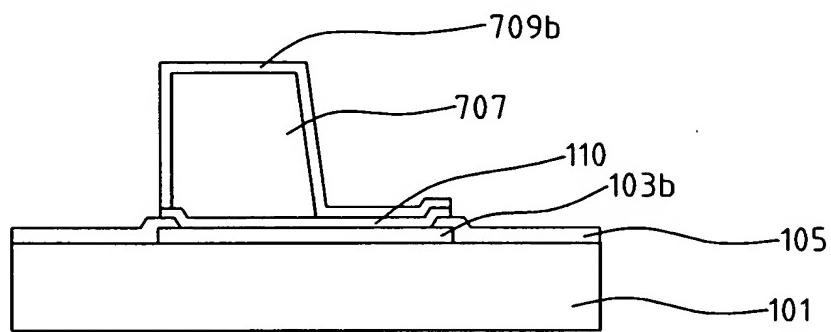
第6a圖



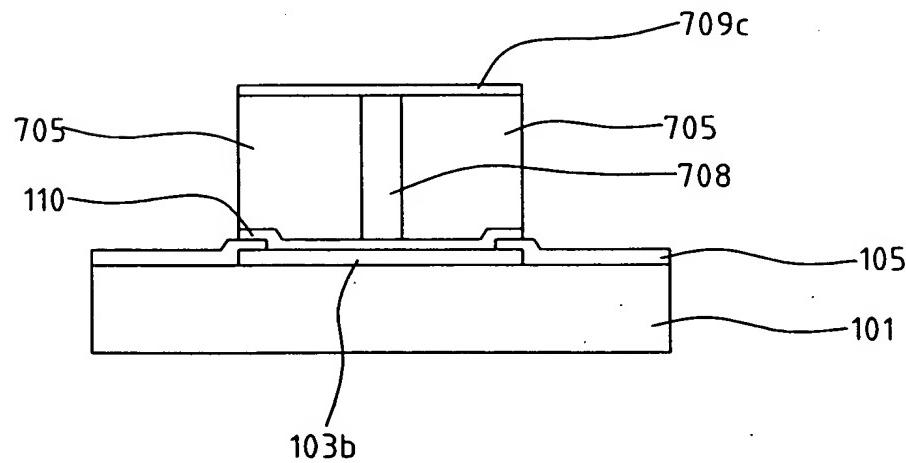
第6b圖



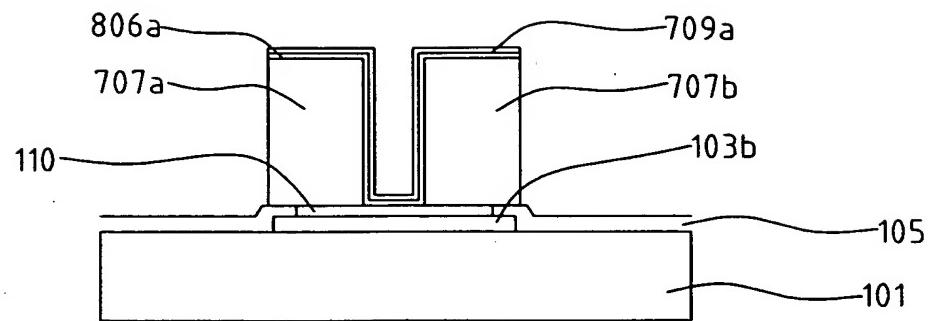
第7a圖



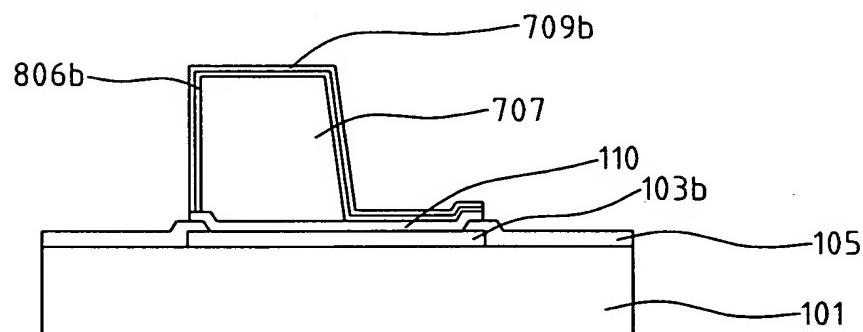
第7b圖



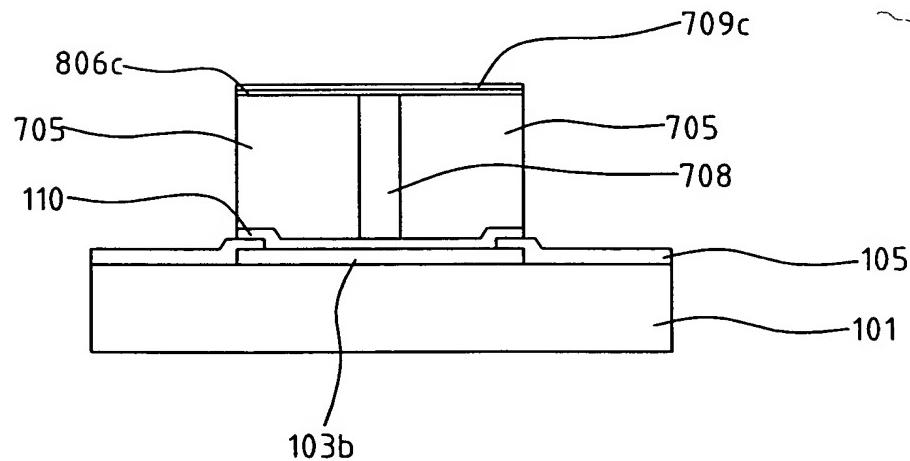
第7c圖



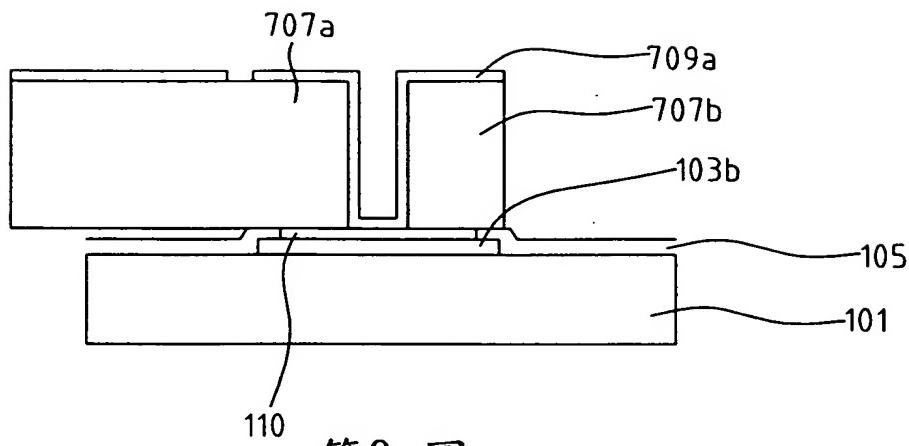
第8a圖



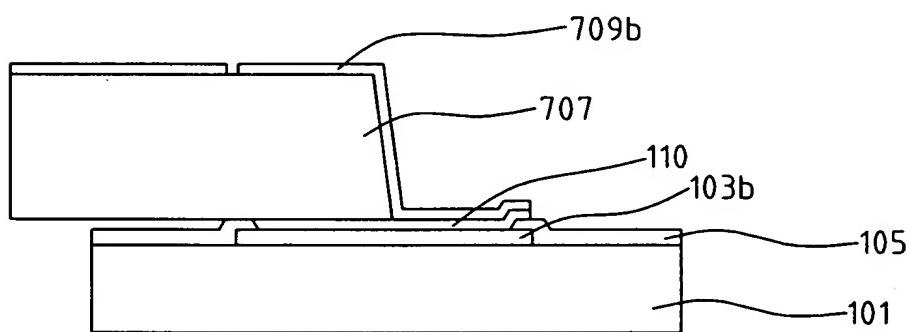
第8b圖



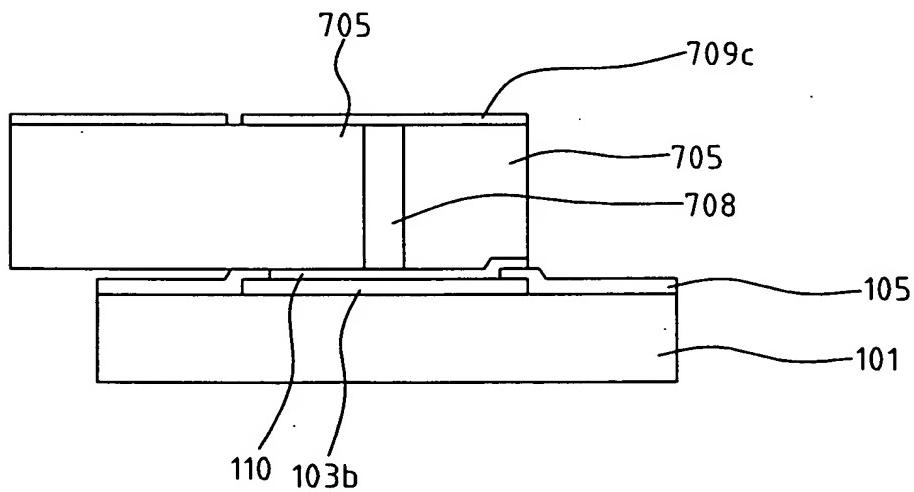
第8c圖



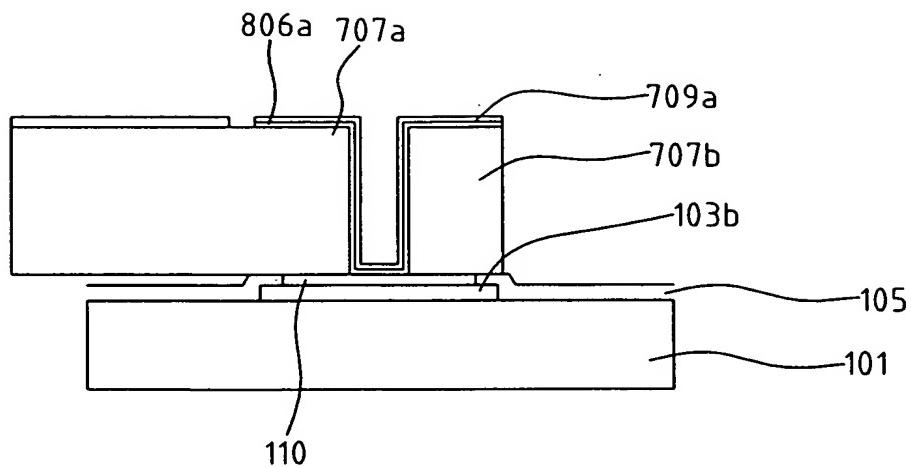
第9a圖



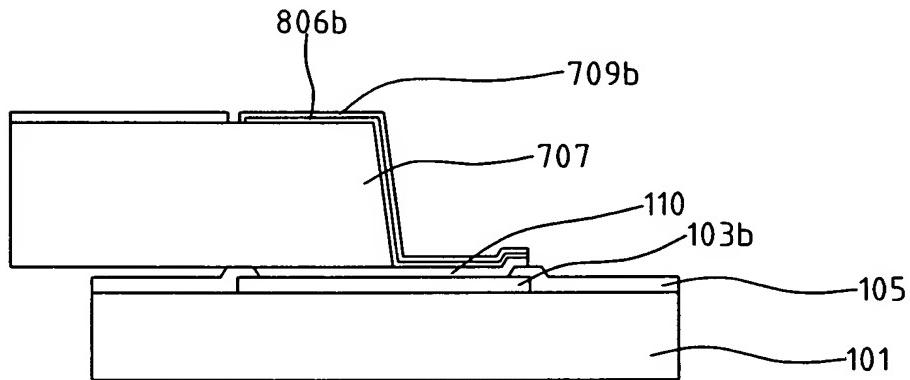
第9b圖



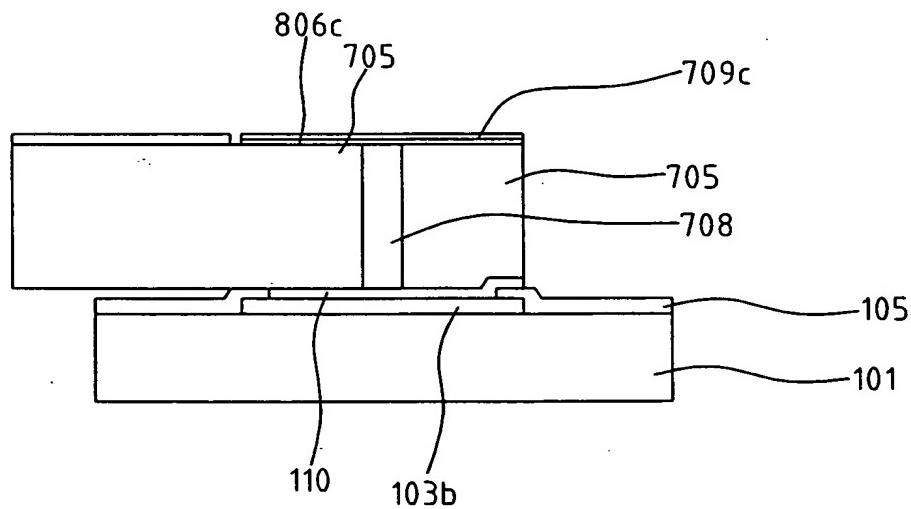
第9c圖



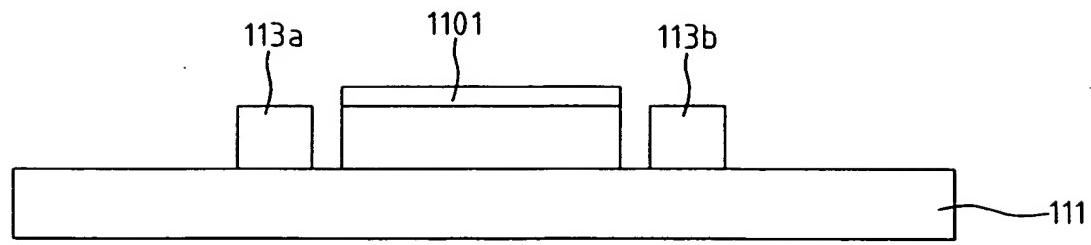
第10a圖



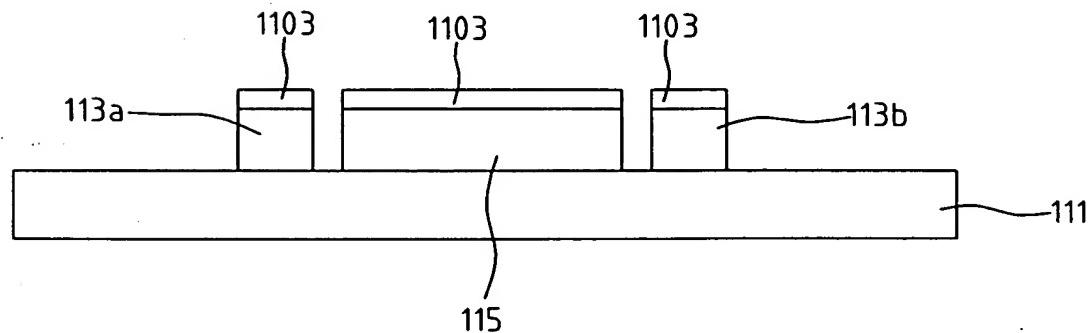
第10b圖



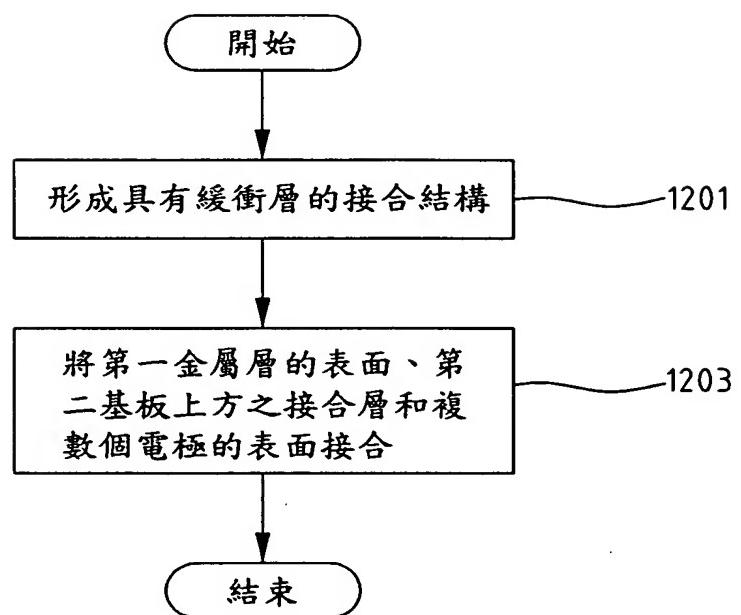
第10c圖



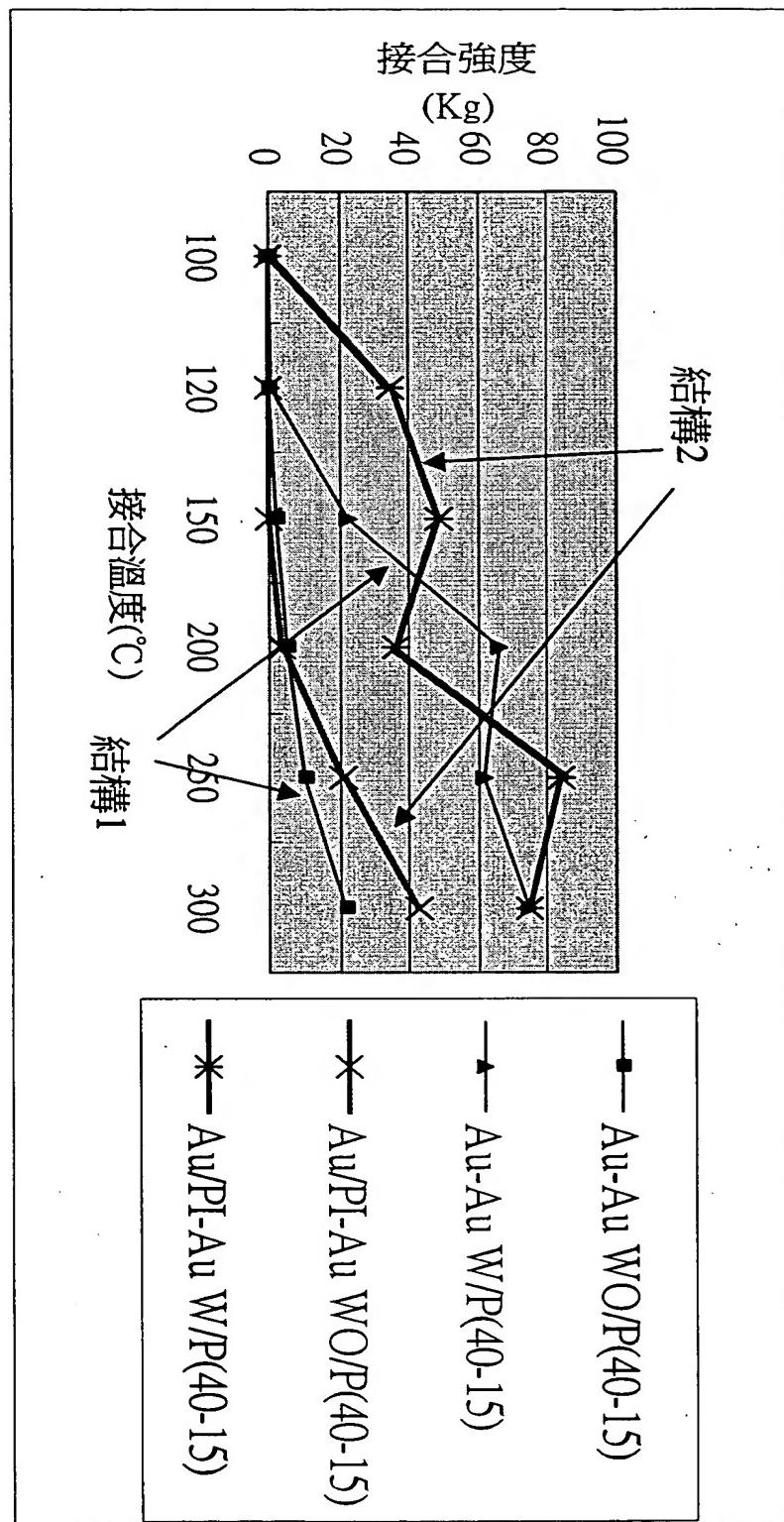
第11a圖



第11b圖



第12圖



第13圖